

# Analyseur de Test Embarqué – Accélération FPGA

MASTER

Electronique &  
Télécommunications  
2<sup>e</sup> année

Sous la responsabilité de

NGUYEN Lam Vinh Qui,  
[lam-vinh-qui.nguyen@etudiant.univ-rennes1.fr](mailto:lam-vinh-qui.nguyen@etudiant.univ-rennes1.fr)

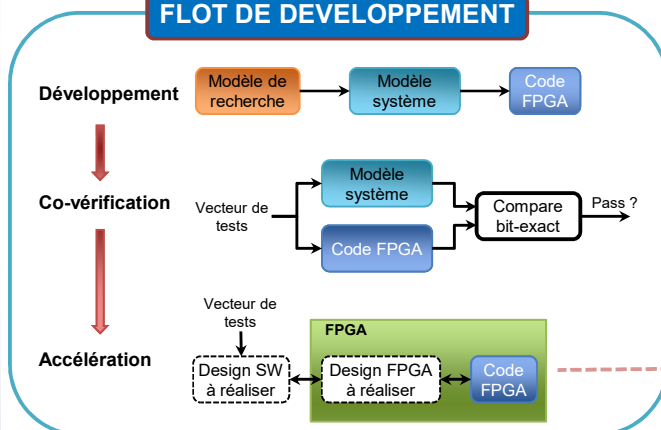
Olivier WEPPE, [Olivier.Weppe@b-com.com](mailto:Olivier.Weppe@b-com.com)  
Steven DERRIEN, [steven.derrien@univ-rennes1.fr](mailto:steven.derrien@univ-rennes1.fr)

## OBJECTIF DU STAGE

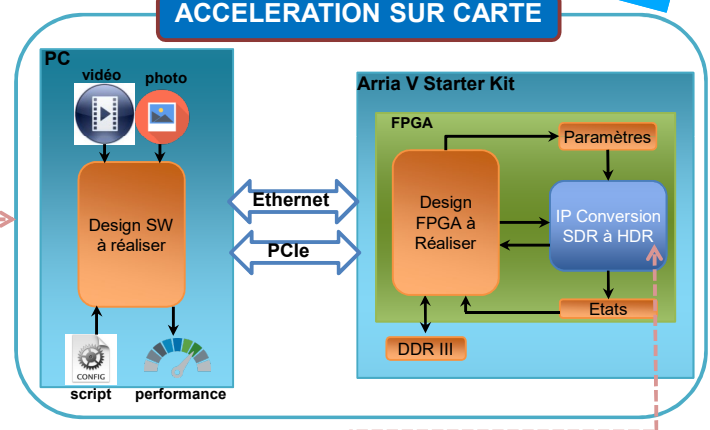
Développer une infrastructure afin d'améliorer le temps de simulation et d'accélérer le traitement d'une IP (Intellectual Property) sur la carte FPGA. Cette infrastructure a également pour but de compléter le **flot de développement de b<com** qui permet de réaliser un design FPGA dans le domaine de traitement de la vidéo, de l'image ou des radiofréquences.

CTS

## FLOT DE DEVELOPPEMENT



## ACCELERATION SUR CARTE



## TRAVAUX REALISES

- Interface graphique logicielle :
  - Prétraitement et envoi d'un fichier vidéo ou image via des liaisons Ethernet ou PCIe
  - Reconfiguration dynamique des paramètres du FPGA par le biais d'un script
  - Mesure des performances du FPGA
- Design FPGA :
  - Pilotage des interfaces : Gigabit Ethernet, PCIe
  - Gestion de l'interface du module à tester (cas d'application SDR à HDR)
  - Buffer de données avec la mémoire interne ou externe (DDR)

## IP CONVERSION SDR à HDR



Image en SDR sur écran SDR Image convertie en HDR sur écran HDR

## OUTILS UTILISES

- Logiciels : Quartus Prime, Qsys Design, Questa Sim, Signal Tap.
- Matériels : Altera Arria V Starter Kit

## COMPETENCES REQUISES

- Langages de programmation : C, Python.
- Langages matériels : VHDL, verilog-HDL
- Analyse des résultats de synthèse FPGA
- Interface chip-to-chip
- Debug sur carte

## CONNAISSANCES

- Protocole de réseau Ethernet
- PCI express
- Conversion de formats vidéos
- Programmation sous Linux
- Architecture de FPGA Arria V
- Architecture de mémoire DDR

[www.istic.univ-rennes1.fr](http://www.istic.univ-rennes1.fr)

**istic** Informatique  
Électronique

